

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H05K 1/00

H05K 3/46

[12] 发明专利申请公开说明书

[21] 申请号 01122521.1

[43] 公开日 2002 年 3 月 13 日

[11] 公开号 CN 1339940A

[22] 申请日 2001.6.27 [21] 申请号 01122521.1

[30] 优先权

[32] 2000.8.17 [33] JP [31] 247331/00

[71] 申请人 松下电器产业株式会社

地址 日本国大阪府

[72] 发明人 竹中敏昭 西井利浩 山根茂
中村真治 菰田英明 岸本邦雄

[74] 专利代理机构 上海专利商标事务所

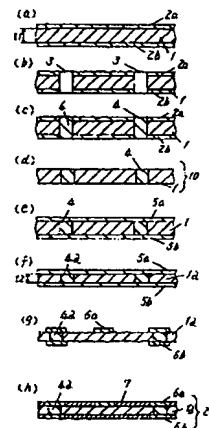
代理人 沈昭坤

权利要求书 6 页 说明书 16 页 附图页数 6 页

[54] 发明名称 多层电路基板及其制造方法

[57] 摘要

本发明涉及多层电路基板及其制法。该方法将具有规定厚度的凸状内层电路图形的内层电路基板、具有设置于多个通孔的导电性材料的层压板、及金属箔叠层于基体材料上,对这些叠层的材料边加压边加热。其后对金属箔进行加工,以形成叠层电路图形。在这样的多层电路基板中,在内层电路基板的没有形成内层电路图形的凹陷区域设置平滑层。以此在加热加压时使设置于多个通孔的各导电性材料都得到均匀的压缩。结果是,内层电路图形与叠层图形之间的连接电阻稳定化。



ISSN 1008-4274

知识产权出版社出版



权 利 要 求 书

1. 一种多层电路基板，其特征在于，具备

(a) 具有内层基体材料和在所述内层基体材料的至少一个表面设置的内层电路图形的内层电路基板、

(b) 在所述内层电路图形的表面叠层的叠层基体材料、以及

(c) 设置于所述叠层基体材料表面的叠层电路图形；

所述叠层基体材料具有多个贯通叠层的导体，

所述叠层电路图形通过所述多个贯通叠层的导体与所述内层电路图形电气连接，

所述内层电路基板还具有平滑层，

所述内层电路图形具有规定厚度的凸起的形状，

所述平滑层设置于所述内层基体材料表面的、没有形成所述内层电路图形的凹陷区域，

所述叠层基体材料叠层于所述平滑层和所述内层电路图形上。

2. 根据权利要求 1 所述的多层电路基板，其特征在于，

所述内层电路基板是具有形成于所述内层基体材料上的内层贯通导体的双面电路基板，

所述内层电路图形具有设置于所述内层基体材料的一个面上的第 1 电路图形和设置于所述内层基体材料的另一个面上的第 2 电路图形，

所述第 1 电路图形和所述第 2 电路图形借助于所述内层贯通导体相互电气连接，

所述平滑层设置于所述第 1 电路图形和所述第 2 电路图形两内层电路图形的凹陷区域，

所述叠层基体材料具有在所述第 1 电路图形上叠层的第 2 基体材料和在所述第 2 电路图形上叠层的第 3 基体材料，

所述叠层电路图形具有在所述第 2 基体材料表面设置的第 3 电路图形和在所述第 3 基体材料表面设置的第 4 电路图形，

所述各叠层电路图形通过所述多个贯通导体电气连接于所述各内层电路图形上。

3. 根据权利要求 1 所述的多层电路基板，其特征在于，

所述平滑层具有与所述内层电路图形的所述规定的厚度相同的厚度。

4. 根据权利要求 1 所述的多层电路基板，其特征在于，

所述内层基体材料是利用对具有纤维集合体和含浸于所述纤维集合体的树脂的层压板进行加热压缩形成的。

5. 根据权利要求 4 所述的多层电路基板，其特征在于，

所述平滑层含有树脂，

所述平滑层中所含有的所述树脂与所述内层基体材料中含有的树脂是相同的材料。

6. 根据权利要求 5 所述的多层电路基板，其特征在于，

所述树脂包含热固性树脂。

7. 根据权利要求 1 所述的多层电路基板，其特征在于，

所述叠层电路图形通过所述贯通导体与所述内层电路图形电气连接。

8. 根据权利要求 7 所述的多层电路基板，其特征在于，

所述贯通导体由在所述叠层基体材料上形成的通孔中充填的导电性膏生成。

9. 根据权利要求 2 所述的多层电路基板，其特征在于，

所述叠层基体材料具有贯通所述第 2 基体材料的第 2 贯通导体和贯通所述第 3 基体材料的第 3 贯通导体，

所述第 1 电路图形通过所述内层贯通导体与所述第 2 电路图形电气连接，

所述第 3 电路图形通过所述第 2 贯通导体与所述第 1 电路图形电气连接，

所述第 4 电路图形通过所述第 3 贯通导体与所述第 2 电路图形电气连接。

10. 根据权利要求 1 所述的多层电路基板，其特征在于，

所述内层电路基板具有多枚内层电路基板，

所述多枚内层电路基板中的各内层电路基板是具有所述内层图形的双面电路基板，

所述各内层电路图形具有设置于所述内层基体材料的一个面上的第 1 电路图形和设置于所述内层基体材料的另一个面上的第 2 电路图形，

所述平滑层设置于所述第 1 电路图形和所述第 2 电路图形两内层电路图形的凹陷区域，

所述叠层基体材料具多枚叠层基体材料，

所述各叠层基体材料位于所述各双面电路基板之间。

11. 根据权利要求 1 所述的多层电路基板，其特征在于，

所述内层电路基板具有第 1 内层电路基板和第 2 内层电路基板，

所述第 1 内层电路基板和所述第 2 内层电路基板中的各内层电路基板是具有所述内层图形的双面电路基板，

所述各内层电路图形具有设置于所述内层基体材料的一个面上的第 1 电路图形和设置于所述内层基体材料的另一个面上的第 2 电路图形，

所述平滑层设置于所述第 1 电路图形和所述第 2 电路图形两内层电路图形的凹陷区域，

所述叠层基体材料具有第 2 叠层基体材料、第 3 叠层基体材料和第 4 叠层基体材料，

所述第 3 叠层基体材料位于所述第 1 内层电路基板和第 2 内层电路基板之间，

所述第 2 叠层基体材料叠层于所述第 1 电路图形上面，

所述第 4 叠层基体材料叠层于所述第 2 电路图形上面，

所述叠层电路图形具有设置于所述第 2 叠层基体材料表面的第 3 电路图形和设置于所述第 4 叠层基体材料表面的第 4 电路图形。

12. 根据权利要求 1 所述的多层电路基板，其特征在于，

所述内层基体材料和所述叠层基体材料中的至少一种由具备能够利用加压压缩的被压缩性能的层压板形成。

13. 根据权利要求 4 所述的多层电路基板，其特征在于，

所述纤维集合体具有以芳香族聚酰胺为主要材料的纺织布和不织布中的至少一种，

所述树脂包含热固性环氧树脂。

14. 根据权利要求 4 所述的多层电路基板，其特征在于，

所述纤维集合体具有以玻璃纤维和陶瓷纤维中的至少一种为主要材料的纤维，

所述树脂包含热固性环氧树脂。

15. 根据权利要求 1 所述的多层电路基板，其特征在于，

所述叠层电路图形具有与所述内层电路图形电气连接的多个贯通导体，

所述多个贯通导体的各个具有相同的长度和相同的连接电阻。

16. 一种多层电路基板的制造方法，其特征在于，具备

(a) 制作内层电路基板的工序，

所述内层电路基板具有设置于内层基体材料表面的内层电路图形，

所述内层电路图形有规定厚度的凸起的形状、

(b)除了所述内层电路图形以外的凹陷区域的所述内层基体材料表面上形成平滑层的工序、

(c) 层压板的准备工序、

(d) 金属箔的准备工序、

(e)在设置于内层电路基板上的所述平滑层与所述内层电路图形的表面叠层所述层压板,所述层压板的表面叠层所述金属箔的工序,在这里,所述层压板具有设置于通孔的导电性材料、

(f)对叠层的所述内层电路基板、所述层压板和所述金属箔加压同时加热的工序,以此使所述导电性材料形成叠层贯通导体、以及

(g)对所述金属箔进行加工,形成叠层电路图形的工序。

17. 根据权利要求 16 所述的多层电路基板的制造方法,其特征在于,形成所述平滑层的工序包含

(1)在所述凹陷区域涂布热固性树脂的工序、以及

(2)使所涂布的所述热固性树脂半硬化的工序。

18. 根据权利要求 16 所述的多层电路基板的制造方法,其特征在于,形成所述平滑层的工序包含

(1)覆盖所述内层电路图形,然后在所述凹陷区域涂布热固性树脂的工序、

(2)使所述热固性树脂硬化的工序、以及

(3)对硬化的所述热固性树脂的表面进行研磨,使所述内层电路图形的表面露出的工序。

19. 根据权利要求 16 所述的多层电路基板的制造方法,其特征在于,所述平滑层形成得使所述平滑层具有与所述内层电路图形的厚度相同的厚度和相同的高度。

20. 根据权利要求 16 所述的多层电路基板的制造方法,其特征在于,作成所述内层电路基板的工序包含

(1)在所述内层基体材料上形成通孔的工序、

(2)在所述通孔中充填导电性膏的工序、

(3)在所述内层基体材料的两个面上叠层金属箔的工序、

(4)对叠层的所述金属箔和所述内层基体材料一边加压一边加热的工序、以及

(5)对所述金属箔进行加工,形成所述内层电路图形的工序。

21. 根据权利要求 16 所述的多层电路基板的制造方法, 其特征在于,
所述准备层压板的工序包含

- (1) 在所述层压板上形成通孔的工序、以及
- (2) 在所述通孔中充填导电性膏的工序。

22. 根据权利要求 16 所述的多层电路基板的制造方法, 其特征在于,
在设置于所述内层电路板上的所述平滑层与所述内层电路图形的表面叠层
所述层压板和所述金属箔的工序包含

- (3) 将多枚内层电路板与多枚层压板交错放置的工序、以及
- (4) 一边把所述多枚内层电路板与所述多枚层压板的相对位置定位于规定的位置上, 一边夹着所述多枚内层电路板与所述多枚层压板的工序。

23. 根据权利要求 16 所述的多层电路基板的制造方法, 其特征在于,
所述内层基体材料和所述层压板具有被压缩性。

24. 根据权利要求 16 所述的多层电路基板的制造方法, 其特征在于,
所述层压板具有纤维集合体和含浸于所述纤维集合体中的树脂,
所述层压板还具有被压缩性,

在所述(f)对叠层的所述内层电路板、所述层压板以及所述金属箔一边加压
一边加热的工序中, 所述层压板受到压缩, 而所述树脂硬化,

借助于此, 将所述内层电路板、所述层压板以及所述金属箔粘接成一体。

25. 根据权利要求 24 所述的多层电路基板的制造方法, 其特征在于,
所述纤维集合体具有不织布和纺织布中的至少一种。

26. 根据权利要求 24 所述的多层电路基板的制造方法, 其特征在于,
所述纤维集合体是芳香族聚酰胺、玻璃和陶瓷组成的一组中选出的至少一种
材料作成的。

27. 根据权利要求 16 所述的多层电路基板的制造方法, 其特征在于,
所述平滑层包含树脂。

28. 根据权利要求 16 所述的多层电路基板的制造方法, 其特征在于,
在所述(c)层压板的准备工序中, 所述层压板具有多个通孔和设置于所述多
个通孔的导电性材料,

在所述(f)对叠层的所述内层电路板、所述层压板和所述金属箔加压同时加
热的工序中, 所述层压板生成叠层基体材料, 所述一些导电性材料形成多个贯通导
体,

所述多个贯通导体具有相同的贯通长度。

29. 根据权利要求 16 所述的多层电路基板的制造方法，其特征在于，

在所述(c) 层压板的准备工序中，所述层压板具有被压缩性，而且所述层压板具有多个通孔和设置于所述多个通孔中的导电性材料，

在所述(f)对叠层的所述内层电路基板、所述层压板和所述金属箔加压同时加热的工序中，所述层压板生成被压缩的叠层基体材料，

所述一些导电性材料形成被压缩过的多个贯通导体，

所述多个贯通导体具有相同的贯通长度。

说明书

多层电路基板及其制造方法

本发明涉及连接至少 2 层以上的电路图形构成的多层电路基板及其制造方法。

近年来,随着电子设备的小型化和高密度化,在工业和民用领域,对电路基板多层化的要求越来越强烈。

这样的多层基板要求研究开发在多层电路图形之间利用内部通孔连接的方法以及具有高度可靠性的结构的电路基板。这样的电路基板的制造方法有日本公开的专利申请特开平 6-268345 号所述的,具有使用导电膏进行内部通孔连接的新结构的高密度电路基板的制造方法。下面对这种已有的电路基板制造方法加以说明。

下面对具有 4 层的已有的电路基板制造方法进行说明。

首先对作为多层电路基板的基础的两面的电路基板的制造方法进行说明。

图 4 是已有的内层用的两面电路基板的制造方法的剖面图。

在图 4 中,基板由层压板 21 作成。该层压板 21 有 250mm 见方,厚度约为 150 μm 。例如,层压板 21 可以是具有芳香族聚酰胺纤维构成的不织布和含浸于该不织布中的热固性环氧树脂的复合材料作成的。脱模膜 22a、22b 具有塑料薄膜和在该薄膜的一面涂布的 Si 系脱模剂,该脱模膜 22a、22b 有大约 16 μm 厚度。作为塑料薄膜使用例如聚乙烯对苯二甲酸酯 (polyethylene-terephthalate)

将层压板 21 与脱模膜 22a、22b 相贴的方法公开于日本特开平 7-106760 号公报。特开平 7-106760 号公报公布了使用层压装置使层压板 21 的树脂成分熔化,将脱模膜 22a、22b 连续粘接的方法。

通孔 23 形成于互相贴合的层压板 21 和脱模膜 22a、22b 上。导电性膏 24 充填于该通孔 23。厚度为 18 μ 的铜等金属箔 25a、25b 粘贴在层压板 21d 的两个面上。导电性膏 24 与该金属箔 25a、25b 电气连接。

在图 4 中,(a)脱模膜 22a、22b 粘贴于层压板 21 的两个面上。接着,(b)相对粘贴的脱模膜 22a、22b 利用激光加工等方法在层压板 21 的规定的处形成通孔 23。

接着,(c)在通孔 23 充填导电性膏 24。充填导电性膏 24 的方法是,将具有通

孔 23 的层压板 21 设置于印刷机（未图示）台上，导电性膏 24 直接从脱模膜 22a 上被印刷上去。这时，脱模膜 22a、22b 起着双重作用，即印刷掩膜的作用和防止层压板 21 受到污染的作用。

接着，(d)脱模膜 22a、22b 从层压板 21 的两个面上剥离。

再接着，(e)金属箔 25a、25b 重叠于层压板 21 的两个面上。然后，重叠的金属箔 25a、25b 与层压板 21 在真空中约 200℃ 的温度、约 4MPa 的压强下加热加压 1 小时。

借助于此，(f)将层压板 21 的厚度压缩，压缩后的厚度 t_2 约为 $100\mu\text{m}$ 。同时，将层压板 21 与金属箔 25a、25b 相互粘接，而且，设置于正面的金属箔 25a 与设置于背面的金属箔 25b 通过形成于规定位置的通孔 23 中充填的导电性膏 24 相互电气连接。

其后，对两面的金属箔 25a、25b 有选择地进行刻蚀，在两面形成电路图形 31a、31b。这样就得到双面的电路基板。

图 5 是表示已有的多层电路基板的制造方法的工程剖面图，该多层电路基板具有 4 层基板。

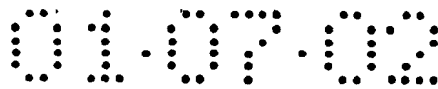
在图 5(a) 中，准备了通过图 4 的 (a) 到 (g) 制造的具有电路图形 31a、31b 的双面电路基板 40 以及通过图 4 的 (a) 到 (d) 制造的在通孔 23 充填导电性膏 24 的层压板 21a、21b。

接着，如图 5(b) 所示，金属箔 25b、层压板 21b、内层用的双面电路基板 40、层压板 21a、金属箔 25a 依照这一顺序定位、重叠。

接着，将该重叠的叠层体在真空中约 200℃ 的温度、约 4MPa 的压强下加热加压 1 小时，使层压板 21a、21b 硬化。借助于此，如图 5(c) 所示，层压板 21a、21b 的厚度 t_2 被压缩到 $100\mu\text{m}$ ，双面电路基板 40 与金属箔 25a、25b 相互粘接。双面电路基板 40 的电路图形 31a 和电路图形 31b 利用导电性膏 24 对金属箔 25a、25b 进行内部通孔连接。接着如图 5(d) 所示，有选择地对两面的金属箔 25a、25b 进行刻蚀，形成电路图形 32a、32b。这样得到具有 4 层的电路基板。

上述已有的多层电路基板制造方法中，随着基板板厚的变薄，作为内层使用的双面电路基板的强度和刚性下降。

也就是说，如图 6 所示，在双面电路基板 40 的背面上没有形成电路图形 31b 的正面上形成了电路图形 31a，压缩了层压板 21a 的导电性膏 24，与最外层的电路图形 32 电气连接时，由于在导电性膏 24 上施加的压力，双面电路基板 40 发生变



形，变形量相当于背面的电路图形 31b 的厚度，双面电路基板 40 与层压板 21b 相接触。

因此，导电性膏 24B 的导电性膏 24 比导电性膏 24A 的导电性膏 24 压缩少。因此连接电阻不稳定。

本发明的多层电路基板具备

(a) 具有内层基体材料和在所述内层基体材料的至少一个表面设置的内层电路图形的内层电路基板、

(b) 在所述内层电路图形的表面叠层的叠层基体材料、以及

(c) 设置于所述叠层基体材料表面的叠层电路图形，

所述叠层基体材料具有多个贯通叠层的导体，

所述叠层电路图形通过所述多个贯通叠层的导体与所述内层电路图形电气连接，

所述内层电路基板还具有平滑层，

所述内层电路图形具有规定厚度的突起的形状，

所述平滑层设置于所述内层基体材料表面的、没有形成所述内层电路图形的凹陷区域，所述叠层基体材料叠层于所述平滑层和所述内层电路图形上。

利用上面所述的结构，可以使各电路图形之间的连接电阻稳定化。

本发明的多层电路基板的制造方法具备

(a) 作成内层电路基板的工序、

所述内层电路基板具有设置于内层基体材料表面的内层电路图形，

所述内层电路图形具有规定厚度的突起的形状，

(b) 所述内层基体材料的表面除了所述内层电路图形的凹陷区域形成平滑层的工序、

(c) 层压板的准备工序、

(d) 金属箔的准备工序、

(e) 在设置于所述内层电路基板的所述平滑层和所述内层电路图形的表面叠层所述层压板，在所述层压板的表面叠层所述金属箔的工序，在这里，所述层压板具有设置于多个通孔的导电性材料、

(f) 对叠层的所述内层电路基板、所述层压板和所述金属箔一边加压一边加热的工序，以此使所述导电性材料形成贯通的导体、以及

(g) 对所述金属箔进行加工，形成叠层的电路图形的工序。



采用上述结构，将叠层基体材料叠层于内层电路基板的一个表面或两个面上，一边叠层一边进行加热加压，这时内层电路基板的变形可以得以防止。而且形成叠层基体材料的层压板的变形也可以防止。因此，内层电路基板和叠层基体材料的各贯通导体都生成相同的长度。其结果是，各电路图形之间的连接电阻实现稳定化。

图 1 是表示本发明一实施例的内层用的双面电路基板的制造方法的工序剖面图。

图 2 是表示本发明一实施例的多层电路基板的制造方法的工序剖面图。

图 3 是表示本发明其他实施例的多层电路基板的制造方法的工序剖面图。

图 4 是表示已有的例子的内层用双面电路基板的制造方法的工序剖面图。

图 5 是表示已有的例子的多层电路基板的制造方法的工序剖面图。

图 6 是用于说明已有的例子的多层电路基板的存在问题的多层电路基板的剖面图。

下面对本发明进行详细说明。

将在基体材料上有规定厚度的凸状的内层电路图形的内层电路基板、具有设置于多个通孔的导电材料的层压板、以及金属箔叠层后一边加压一边加热。其后利用金属箔的加工形成叠层电路图形。在这样的多层电路基板中，在没有形成内层电路基板的内层电路图形的凹陷区域设置平滑层。以此在加热加压时将多个设置于通孔的各导电性材料相互均匀压缩。其结果是，使内层电路图形与叠层电路图形的连接电阻稳定化。

本发明的多层电路基板具备

(a) 具有内层基体材料和在所述内层基体材料的至少一个表面上设置的内层电路图形的内层电路基板、

(b) 在所述内层电路图形的表面叠层的叠层基体材料、以及

(c) 设置于所述叠层基体材料表面的叠层电路图形，

所述叠层基体材料具有多个贯通叠层的导体，

所述叠层电路图形通过所述多个贯通叠层的导体与所述内层电路图形电气连接，

所述内层电路基板还具有平滑层，

所述内层电路图形具有规定厚度的突起的形状，

所述平滑层设置于所述内层基体材料表面的、没有形成所述内层电路图形的

凹陷区域，

所述叠层基体材料叠层于所述平滑层和所述内层电路图形上。

借助于此，可以使内层电路基板的凸状的内层电路图形和没有形成该内层电路图形的凹陷区域的、基体材料上的凹凸高差不发生。其结果是，叠层电路图形和所述内层电路图形之间的连接电阻稳定化。

理想的是，

所述内层电路基板是具有形成于所述内层基体材料的贯通导体的双面电路基板，

所述内层电路图形具有设置于所述内层基体材料的一个面上的第 1 电路图形和设置于所述内层基体材料的另一个面上的第 2 电路图形，

所述第 1 电路图形和所述第 2 电路图形借助于所述贯通导体相互电气连接，

所述平滑层设置于所述第 1 电路图形和所述第 2 电路图形两内层电路图形的凹陷区域，

所述叠层基体材料具有在所述第 1 电路图形上叠层的第 2 基体材料和在所述第 2 电路图形上叠层的第 3 基体材料，

所述叠层电路图形具有在所述第 2 基体材料表面设置的第 3 电路图形和在所述第 3 基体材料表面设置的第 4 电路图形，

所述各叠层电路图形通过所述多个贯通导体电气连接于所述各内层电路图形上。

借助于此，可以使设置于双面电路基板的两个面上的各电路图形的连接电阻稳定化。亦即使所述第 1 电路图形和所述第 2 电路图形的连接电阻稳定化。而且还使叠层电路图形与内层电路图形的连接电阻稳定化。也就是说，使第 3 电路图形和第 1 电路图形的连接电阻稳定化。还使第 4 电路图形和所述第 2 电路图形的连接电阻稳定化。

理想的是，

所述平滑层具有与所述内层电路图形的所述规定的厚度相同的厚度。

借助于此，即使在内层电路基板的内层电路图形的厚度发生变化时，也能够防止凹凸的发生，使各贯通导体的长度相同，使内层电路图形与叠层电路图形之间的连接电阻稳定化。

理想的是，

所述内层基体材料利用对具有纤维集合体和含浸于所述纤维集合体的树脂的

层压板进行加热压缩形成。

理想的是，

所述平滑层含有树脂，

所述平滑层中所含有的所述树脂与所述内层基体材料中含有的树脂是相同的材料。

借助于此，可以提高各基体材料和各电路图形之间的粘接性能，还可以提高多层电路基板的耐热性能和机械强度。

理想的是，

所述树脂包含热固性树脂。

理想的是，所述叠层电路图形通过所述贯通导体与所述内层电路图形电气连接。

理想的是，所述贯通导体由在所述叠层基体材料上形成的通孔中充填的导电性膏生成。

理想的是，

所述叠层基体材料具有贯通所述第2基体材料的第2贯通导体和贯通所述第3基体材料的第3贯通导体，

所述第1电路图形通过所述内层贯通导体与所述第2电路图形电气连接，

所述第3电路图形通过所述第2贯通导体与所述第1电路图形电气连接，

所述第4电路图形通过所述第3贯通导体与所述第2电路图形电气连接。

理想的是，

所述内层电路板具有多枚内层电路板，

所述多枚内层电路板中的各内层电路板是具有内层图形的双面电路板，

所述各内层电路图形具有设置于所述内层基体材料的一个面上的第1电路图形和设置于所述内层基体材料的另一个面上的第2电路图形，

所述平滑层设置于所述第1电路图形和所述第2电路图形两内层电路图形的凹陷区域，

所述叠层基体材料具有多枚叠层基体材料，

所述各叠层基体材料位于所述各双面电路板之间。

理想的是，

所述内层电路板具有第1内层电路板和第2内层电路板，

所述第 1 内层电路基板和所述第 2 内层电路板中的各内层电路板是具有所述内层图形的双面电路板，

所述各内层电路图形具有设置于所述内层基体材料的一个面上的第 1 电路图形和设置于所述内层基体材料的另一个面上的第 2 电路图形，

所述平滑层设置于所述第 1 电路图形和所述第 2 电路图形两内层电路图形的凹陷区域，

所述叠层基体材料具有第 2 叠层基体材料、第 3 叠层基体材料 and 第 4 叠层基体材料，

所述第 3 叠层基体材料位于所述第 1 内层电路基板和第 2 内层电路板之间，

所述第 2 叠层基体材料叠层于所述第 1 电路图形上，

所述第 4 叠层基体材料叠层于所述第 2 电路图形上，

所述叠层电路图形具有设置于所述第 2 叠层基体材料表面的第 3 电路图形和设置于所述第 4 叠层基体材料表面的第 4 电路图形。

理想的是，

所述内层基体材料和所述叠层基体材料中的至少一种由具备能够利用加压压缩的压缩性能的层压板构成，

理想的是，

所述纤维集合体具有以芳香族聚酰胺为主要材料的纺织的布和不织布中的至少一种，

所述树脂包含热固性环氧树脂。

采用这种结构，小直径的通孔容易利用激光加工等方法进行加工，能够实现优异的机械强度和具有高配线容量的多层电路板。

理想的是，

所述纤维集合体具有以玻璃纤维和陶瓷纤维中的至少一种为主要材料的纤维，

所述树脂包含热固性环氧树脂。

采用这种结构，能够实现机械强度高，具有优异的环境特性和高耐热性的多层电路板。

理想的是，

所述叠层电路图形具有与所述内层电路图形电气连接的多个贯通导体，

所述多个贯通导体的各个具有相同的长度和相同的连接电阻。

本发明的多层电路基板的制造方法具备

(a) 制作内层电路基板的工序，

所述内层电路板具有设置于内层基体材料表面的内层电路图形，

所述内层电路图形具备有规定厚度的凸起的形状、

(b) 除了所述内层电路图形以外的凹陷区域的所述内层基体材料表面上形成平滑层的工序、

(c) 层压板的准备工序、

(d) 金属箔的准备工序、

(e) 在设置于所述内层电路板上的所述平滑层与所述内层电路图形的表面叠层所述层压板，所述层压板的表面叠层所述金属箔的工序，在这里，所述层压板具有设置于通孔的导电性材料、

(f) 对叠层的所述内层电路板、所述层压板和所述金属箔加压同时加热的工序，以此使所述导电性材料形成叠层贯通导体、以及

(g) 对所述金属箔进行加工，形成叠层电路图形的工序。

在上述结构中，凸状的内层电路图形具有规定的厚度，在没有形成所述凸状的电路图形的基体材料上形成平滑层，以此提高加热加压时的均匀性，因此，导电性膏得以均匀压缩。其结果是，各贯通导体的长度相同。此结果又使内层电路图形与叠层电路图形的连接电阻稳定。

理想的是形成所述平滑层的工序包含

(1) 在所述凹陷区域涂布热固性树脂的工序、以及

(2) 使所涂布的所述热固性树脂半硬化的工序。

采用这种结构，能够提高多层结构的层间粘接性能。

理想的是，

形成所述平滑层的工序包含

(1) 覆盖所述内层电路图形，然后在所述凹陷区域涂布热固性树脂的工序、

(2) 使所述热固性树脂硬化的工序、以及

(3) 对硬化的所述热固性树脂的表面进行研磨，使所述内层电路图形的表面露出的工序。

采用这种结构，提高了内层电路基板的强度和刚性。因此，多层叠层时位置配合容易，而且不会发生树脂下垂，可以防止各电路图形的位置偏错。

理想的是，所述平滑层形成得使所述平滑层具有与所述内层电路图形的厚度

相同的厚度和相同的高度。

理想的是，

制作所述内层电路基板的工序包含

- (1) 在所述内层基体材料上形成通孔的工序、
- (2) 在所述通孔中充填导电性膏的工序、
- (3) 在所述内层基体材料的两个面上叠层金属箔的工序、
- (4) 对叠层的所述金属箔和所述内层基体材料一边加压一边加热的工序、以及
- (5) 对所述金属箔进行加工，形成所述内层电路图形的工序。

采用这种结构，可以使设置于内层基体材料的两个面上的内层电路图形与叠层电路图形之间的连接电阻稳定化。

理想的是，所述层压板的准备工序包含

- (1) 在所述层压板上形成通孔的工序、以及
- (2) 在所述通孔中充填导电性膏的工序，

理想的是，

在设置于所述内层电路板上的所述平滑层与所述内层电路图形的表面叠层所述层压板和所述金属箔的工序包含

- (1) 将多枚内层电路板与多枚层压板交错放置的工序、以及
- (2) 一边把所述多枚内层电路板与所述多枚层压板的相对位置定位于规定的位置上，一边夹着所述多枚内层电路板与所述多枚层压板的工序。

采用这种结构，将多枚具有被压缩性的内层用的电路板与多枚具有被压缩性的层压板交错定位后夹着进行叠层，借助于此，可以容易地制造具有很多层的电路板。而且能够使各电路图形之间的连接电阻稳定化。

理想的是，所述内层基体材料和所述层压板具有被压缩性。

理想的是，

所述层压板具有纤维集合体和含浸于所述纤维集合体中的树脂，

所述层压板还具有被压缩性，在所述(f)对叠层的所述内层电路板、所述层压板以及所述金属箔一边加压一边加热的工序中，所述层压板得以压缩，然后所述树脂硬化，

借助于此，将所述内层电路板、所述层压板以及所述金属箔粘接成一体。

理想的是，所述纤维集合体具有不织布和纺织布中的至少一种。

理想的是，

所述纤维集合体是由芳香族聚酰胺、玻璃和陶瓷组成的一组中选出的至少一种材料作成的。

理想的是，所述平滑层包含树脂。

理想的是，

在所述(c)层压板的准备工序中，所述层压板具有多个通孔和设置于所述多个通孔的导电性材料，

在所述(f)对叠层的所述内层电路板、所述层压板和所述金属箔加压同时加热的工序中，所述层压板生成叠层基体材料，所述一些导电性材料形成多个贯通导体，

所述多个贯通导体具有相同的贯通长度。

理想的是，

在所述(c)层压板的准备工序中，所述层压板具有被压缩性，而所述层压板具有多个通孔和设置于所述多个通孔中的导电性材料，

在所述(f)对叠层的所述内层电路板、所述层压板和所述金属箔加压同时加热的工序中，所述层压板生成被压缩过的叠层基体材料，

所述一些导电性材料形成被压缩的多个贯通导体，

所述多个贯通导体具有相同的贯通长度。

下面参照图1～图3对本发明的典型实施例的多层电路板及其制造方法进行说明。

典型实施例1

图1是表示本发明典型实施例的多层电路板的制造方法的工序的剖面图，特别是表示作为使用于多层电路板的内层电路板的双面电路板的制造工序。图2是表示本发明的典型实施例的多层电路板的制造方法的工序剖面图。图2所示的多层电路板具有4层电路图形。

首先对使用于多层电路板的内层的双面电路板的制造方法进行说明。

在图1(a)中，制造内层层压板1(第1层压板)作为内层基体材料。内层层压板1是250mm见方的、厚度 t_1 为约 $130\mu\text{m}$ 的板材。例如，该内层层压板1是包含作为纤维集合体的不织布和含浸于该不织布中的树脂的复合材料。作为不织布使用芳香族聚酰胺纤维。作为树脂使用热固性环氧树脂。第1脱模膜2a和第2脱模膜2b的各脱模膜分别具有涂布于一个面上的Si系脱模剂。各脱模膜2a、2b厚度约为 $16\mu\text{m}$ 。脱模膜2a、2b使用例如聚乙烯对苯二甲酸酯。

第1脱模膜2a贴在内层层压板1正面,第2脱模膜2b贴在内层层压板1的另一面,然后使用层压装置将第1脱模膜2a、第2脱模膜2b和内层层压板1相互连接。在使用层压装置的层压工序中,内层层压板1中所包含的树脂成分熔化,该熔化的树脂成分作为粘接材料起作用。

接着,在图1(b),在粘接第1脱模膜2a和第2脱模膜2b的内层层压板1的规定处所利用激光加工等方法形成通孔3。

接着,在图1(c),作为导电性材料的导电性膏4充填于通孔3。充填于该通孔3的导电性膏4形成贯通导体。导电性膏4由树脂成分和分散于该树脂成分中的导电性粉末构成。导电性粉末使用例如平均粒径 $2\mu\text{m}$ 的铜粉末。树脂使用例如无溶剂型的热固性环氧树脂和酸酐系硬化剂。导电性粉末85重量%、热固性环氧树脂12.5重量%、与硬化剂2.5重量%的混和物用3支搅拌辊充分均匀混和,制造导电性膏4。

在通孔3充填导电性膏4的方法包含将具有通孔3的脱模膜2a、2b与内层层压板1贴合的板放置于印刷机的载物台上的工序、和将导电性膏4从该脱模膜2a的上方直接充填到通孔3的工序。这时,第1脱模膜2a和第2脱模膜2b具有印刷掩膜的作用和防止内层层压板1受到污染的作用。

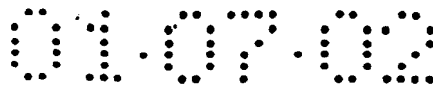
接着,在图1(d)中,从内层层压板1的两个面上剥离第1脱模膜2a和第2脱模膜2b。

然后,在图1(e)中,在具有充填于通孔的导电性膏的内层层压板1的正面重叠第1金属箔5a,然后在内层层压板1的另一面重叠第2金属箔5b。第1金属箔5a和第2金属箔5b是300mm见方、厚度为 $18\mu\text{m}$ 的金属箔。

接着,在图1(f)中,将重叠的第1金属箔5a、内层层压板1以及第2金属箔5b在真空或惰性气体中、温度约 200°C 、压强约4MPa的条件下加热加压1小时。以此将内层层压板1的厚度压缩到约 $90\mu\text{m}(t_2)$,同时使内层层压板1与第1金属箔5a及第2金属箔5b相互粘接。利用这一加热加压工序,使环氧树脂与硬化剂发生化学反应而硬化(cure),以此使内层层压板1发生变化,生成内层基体材料1a。而且使充填于通孔的导电性膏4形成内层贯通导体4a。

这样制作的第1金属箔5a、内层基体材料1a和第2金属箔5b的叠层体中,由内层贯通导体4a将第1金属箔5a和第2金属箔5b相互电气连接。

接着,在图1(g)中,对第1金属箔5a进行有选择的蚀刻,形成作为内层电路图形的第1电路图形6a,同样,对第2金属箔5b进行有选择的蚀刻,形成作为内



层电路图形的第 2 电路图形 6b。电路图形 6a、6b 呈凸起的形状。在这种情况下，通过蚀刻去除的第 1 凹陷区域 6g 和第 2 凹陷区域 6h 形成凹陷部。

接着，在图 1(h) 中，在没有形成电路图形 6a、6b 的凹陷部的第 1 凹陷区域 6c 树脂第 1 平滑层 7a。同样，在第 2 凹陷区域 6h 设置第 2 平滑层 7b。第 1 电路图形 6a 和第 1 平滑层 7a 的表面具有相同的高度。第 2 电路图形 6b 和第 1 平滑层 7b 的表面具有相同的高度。这样，在内层基体材料 1a 上形成平滑层 7。这样，能够得到作为内层电路基板的双面电路基板 20。

平滑层 7 的形成方法包含使用压印 (squeezing) 等方法在第 1 凹陷区域 6c 和第 2 凹陷区域 6d 涂敷含有树脂的材料的工序。含有树脂的材料有例如溶剂和溶解于该溶剂的树脂。在这种情况下，含有树脂的材料涂敷于凹陷区域 6g、6h 之后利用加热方法使溶剂蒸发加以去除。对于树脂没有特别限定，可以使用例如热固性环氧树脂。溶剂则可以使用例如丁酮等。这样的包含丁酮和热固性环氧树脂的材料在约 150℃ 的温度下加热约 2 分钟，蒸发去除溶剂成分，同时使热固性树脂硬化为 B 级的半硬化状态。“B 级”意味着半硬化状态。

还有，平滑层 7 不限定于所述 B 级状态的平滑层 7，也可以使用下述状态的平滑层。也就是说，平滑层 7 还有其他制作方法，例如包含将热固性树脂组成物以比电路图形 6a、6b 的厚度大的厚度涂布于凹陷区域 6c、6d 的工序、对涂布之后的热固性树脂组成物进行加热以形成热固性树脂层的工序、以及将该热固性树脂层加以研磨以使电路图形 6a、6b 露出的工序的方法。利用这种方法形成平滑层 7。还有，在将热固性树脂组成物涂敷于凹陷区域 6g、6h 的工序中，也可能实施用热固性树脂组成物涂敷覆盖电路图形 6a、6b 的工序。在这种情况下，涂敷于电路图形 6a、6b 上的热固性树脂组成物利用研磨等方法去除。热固性树脂组成物可使用例如环氧树脂。

形成于双面电路基板 20 的两个面上的平滑层 7 的厚度大致与电路图形 7a、7b 的厚度相同。

图 2 是表示本发明一实施例的多层电路基板的制造方法的工序剖面图。图 2 所示的多层电路基板是具有 4 层电路图形的 4 层电路基板的一个例子。

如图 2(a) 所示，准备好根据图 1 制造的双面电路基板 20。双面电路基板 20 具有形成于除凸状的内层电路图形 6a、6b 以外的凹陷区域的平滑层 7。作为内层电路图形的第 1 电路图形 6a 通过设置于通孔的内层贯通导体 4a 与第 2 电路图形 6b 电气连接。

另一方面, 根据图 1(a) 的工序, 制作具有利用 (d) 工序作成的导电性膏 4 的 2 块层压板 10a、10b。第 2 层压板 10a 具有充填于通孔的导电性膏 4, 第 3 层压板 10b 具有充填于通孔的导电性膏 4。

还准备了第 3 金属箔 8a 和第 4 金属箔 8b。这些金属箔 8a、8b 用铜制成, 具有 300mm 见方、厚度为 $18\mu\text{m}$ 的形状。

接着, 如图 2(b) 所示, 第 4 金属箔 8b、具有导电性膏的第 3 层压板 10b、双面电路基板 20、具有导电性膏的第 2 层压板 10a、第 3 金属箔 8a 按照这样的顺序定位重叠。

如图 2(c) 所述, 该重叠的叠层材料在真空中或惰性气体中以约 200°C 、4MPa 的温度和压力加热加压 1 小时。以此将两枚层压板 10a、10b 的厚度 t_2 压缩到约 $90\mu\text{m}$, 同时使层压板 10a、10b 中所包含的树脂硬化。其结果是, 第 2 层压板 10a 生成第 2 基体材料 1b, 第 3 层压板 10b 生成第 3 基体材料 1c。而且层压板 10a、10b 通孔中充填的导电性膏 4 形成贯通导体 4b。双面电路基板 20 与各金属箔 8a、8b 相互粘接。还有, 第 1 电路图形 6a 通过贯通导体 4b 利用内部通孔连接的方法与第 3 金属箔 8a 连接, 第 2 电路图形 6b 通过贯通导体 4b 利用内部通孔连接的方法与第 4 金属箔 8b 连接。

接着, 如图 2(d) 所示, 对第 3 金属箔 8a 和第 4 金属箔 8b 有选择地进行刻蚀, 以此形成作为叠层电路图形的第 3 电路图形 9a 和第 4 电路图形 9b。

这样就得到具备第 1 电路图形 6a、第 2 电路图形 6b、第 3 电路图形 9a 和第 4 电路图形 9b 的 4 层电路基板 30。

还有, 在图 2 所示的多层基板的制造方法中, 使用上述 4 层电路基板代替双面电路基板 20, 以此得到 6 层电路基板。

还有, 在图 2 所示的多层基板的制造方法中, 不使用第 3 层压板 10b, 而只使用第 2 层压板 10a, 以此取得具有 3 层电路图形的 3 层电路基板。

还有, 利用上述 4 层电路基板代替双面电路基板 20, 以此得到具有 6 层电路图形的 6 层电路基板。

这样可以制造具有所希望的电路图形的多层电路基板。

如上所述制得的多层电路基板中, 没有发现双面电路基板变形。还有, 形成于各基体材料的贯通导体长度相同。并且各电路图形之间的连接电阻具有所希望的数值。

在双面电路基板 20 的第 1 电路图形 6a 和第 2 电路图形 6b 的各自的凹陷部 6c、

6d 上设置平滑层 7a、7b，以此防止在叠层其他电路基板 10a、10b 同时进行加热时双面电路基板 20 发生变形。而且也能够防止其他电路基板 10a、10b 发生变形。因此设置于各通孔的各导体材料 4 均匀受压，生成具有相同的长度的贯通导体 4b。其结果是，内层电路图形与各层叠层电路图形的接触电阻稳定。也就是说，第 1 电路图形 6a 与第 2 电路图形 6b 之间的连接电阻稳定，而且第 3 电路图形与第 1 电路图形的接触电阻稳定。第 4 电路图形与第 2 电路图形的接触电阻稳定。

还有，利用将平滑层 7a、7b 设置于电路图形 6a、6b 的凹陷部 6g、6h 的方法，使双面电路基板 20 的所有区域的厚度和平滑性均匀，因此能够使第 1 基体材料 1a、及第 1 电路图形 6a 与第 2 电路图形 6b 的厚度不受影响，设置于各通孔的贯通导体 4a 均匀施压以使其长度相同。其结果是，各电路图形之间的连接电阻稳定。

典型实施例 2

下面对本发明其他典型实施例的多层电路基板的制造方法进行说明。

图 3 是表示典型实施例 2 的多层电路基板的制造方法的工序剖面图。图 3 的多层电路基板具有 6 层的电路图形。

在图 3 中，使用与根据上述典型实施例 1 的图 1 所示的(a)工序到(h)工序制造的双面电路基板 20 相同结构的第 2 双面电路基板 20a 和第 3 双面电路基板 20b。

第 2 双面电路基板 20a 具有设置于基体材料的两个面上的第 1 电路图形 6a 和第 2 电路图形 6b。第 3 双面电路基板 20b 具有设置于基体材料的两个面上的第 5 电路图形 6c 和第 6 电路图形 6d。在各电路图形 6a、6b、6c、6d 的凹陷部形成平滑层 7。各双面电路基板 20a、20b 具有设置于通孔的贯通导体 4a。第 1 电路图形 6a 和第 2 电路图形 6b 通过该贯通导体 4a 相互电气连接。第 5 电路图形 6c 和第 6 电路图形 6d 通过该贯通导体 4a 相互电气连接。

制造与层压板 10 具有相同结构的三枚层压板，所述层压板 10 具有利用上述典型实施例 1 的图 1 所示的(a)工序到(d)工序制造的贯通导体。亦即具有设置于通孔的导电性材料 4 的第 2 层压板 10a、具有设置于通孔的导电性材料 4 的第 3 层压板 10b、具有设置于通孔的导电性材料 4 的第 4 层压板 10c 与典型实施例 1 一样制作。导电性材料使用导电性膏。

还准备作为金属箔的第 3 铜箔 8a 和第 4 铜箔 8b。各铜箔都具有 300mm 见方，18 μ m 厚的形状。

如图 3(a)所示，第 4 金属箔 8b、第 4 层压板 10c、第 2 双面电路基板 20b、第 3 层压板 10b、第 1 双面电路基板 20a、第 2 层压板 10a、第 3 金属箔 8a 依照这

一顺序定位、重叠。

接着，如图 3(b)所示，将该重叠的叠层体在真空中或惰性气体中，在约 200℃的温度、约 4MPa 的压强下加热加压 1 小时，以此使各层压板 10a、10b、10c 的树脂成分硬化，同时将各层压板 10a、10b、10c 的厚度压缩到约 $90\mu\text{m}$ (t_2)，并且各层压板 10a、10b、10c、各双面电路基板 20a、20b、与各金属箔 8a、8b 粘接。而且各层压板 10a、10b、10c 生成基体材料 1b、1c、1d。同时，充填于通孔的导电性膏 4 形成贯通导体 4b。借助于此，各电路图形 6a、6b、6c、6d 通过贯通导体 4b 与各金属箔 8a、8b 实现内部通孔连接。

接着如图 3(c)所示，有选择地对第 3 金属箔 8a 进行刻蚀，形成作为叠层电路图形的第 3 电路图形 9a。有选择地对第 4 金属箔 8b 进行刻蚀，形成作为叠层电路图形的第 4 电路图形 9b。这样得到具有 6 层的电路图形的多层电路基板。

这样制得的多层电路基板中，没有发现各双面电路基板变形。还有，形成于各基体材料的贯通导体 4b 长度相同。形成于基体材料的内层贯通导体 4a 长度相同。并且各电路图形之间的连接电阻具有所希望的数值。已经确认，这样以本典型实施例 2 的制造方法制作的多层电路基板也能够得到与上述典型实施例 1 的制造方法制作的多层电路基板相同的效果。

典型实施例 3

可以使用下面所述的双面电路基板制造方法代替典型实施例 1 的双面电路基板 20 的制造方法。

亦即在图 1(b)的工序中利用钻头形成通孔 3。又，设置利用金属电镀析出的贯通导体代替导电性膏。其他工序与典型实施例相同。亦即在作为内层使用的双面电路基板的各电路图形的凹陷区域 6g、6h 形成平滑层 7a、7b。

还有，在上述典型实施例 1、典型实施例 2、典型实施例 3，使用耐热性聚合物材料、玻璃、陶瓷、无机材料等具有耐热性的材料作为使用于层压板的纤维集合体。例如层压板也可以使用具有玻璃纤维的不织布和含浸于该玻璃纤维不织布的热固性环氧树脂的复合材料。也可以使用陶瓷纤维代替芳香族聚酰胺纤维。也可以使用纺织布代替不织布。还可以使用其他热固性材料代替热固性环氧树脂。也可以使用聚酰胺等耐热温度高的树脂代替热固性环氧树脂。这样，使用于层压板的材料没有特别限定，可以使用与所希望的设计条件对应的材料。但是，使用在典型实施例 1、2 所使用的材料能够得到最好的上述效果。

还有，在上述典型实施例 1 中，内层电路图形具有设置于基体材料 1a 两面上

的第1电路图形1a和第2电路图形1b,但是并不限于这样的结构,而是还可以使用下述结构。即只将第1电路图形设置于基体材料的一个面上作为内层电路图形,而基体材料的另一个面上不设置内层电路图形。还在第1电路图形的凹陷区域设置平滑层。这样的结构也能够得到与上面所述相同的效果。但是,像典型实施例1那样在基体材料的两个面上设置内层电路图形的结构,能够以比在基体材料的单面设置内层电路图形的结构少的工序形成多层电路基板。

如上所述,在内层电路基板的电路图形的凹陷区域形成平滑层。这样,在多层电路基板的制造工序中,在内层电路基板的一个面或两面上将叠层基体材料一边叠层一边进行加热时,能够防止内层电路基板的变形。而且也能够防止叠层基体材料的变形。因此设置于内层电路基板及叠层基体材料中的各通孔的多个贯通导体能够得到均等的加压。其结果是,各电路图形之间的连接电阻稳定。而且在内层基板是双面电路基板的情况下,利用将平滑层设置于电路图形的凹陷部,使双面电路基板的所有区域的厚度和平滑性能均匀,因此能够使第1基体材料的厚度以及第1电路图形和第2电路图形的厚度不受影响,设置于各通孔的贯通导体被均匀施压。其结果是,第1电路图形与第2电路图形之间的连接电阻稳定。其结果是,能够得到连接电阻稳定的多层电路基板。

01.07.02

说明书附图

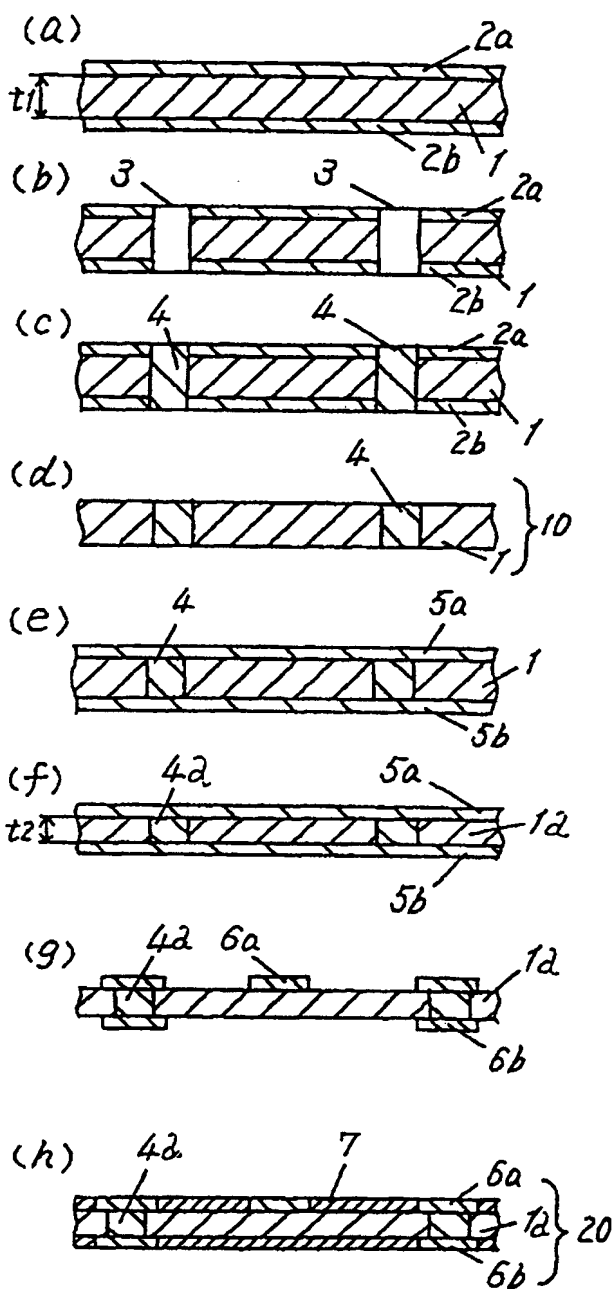


图 1

01.07.02

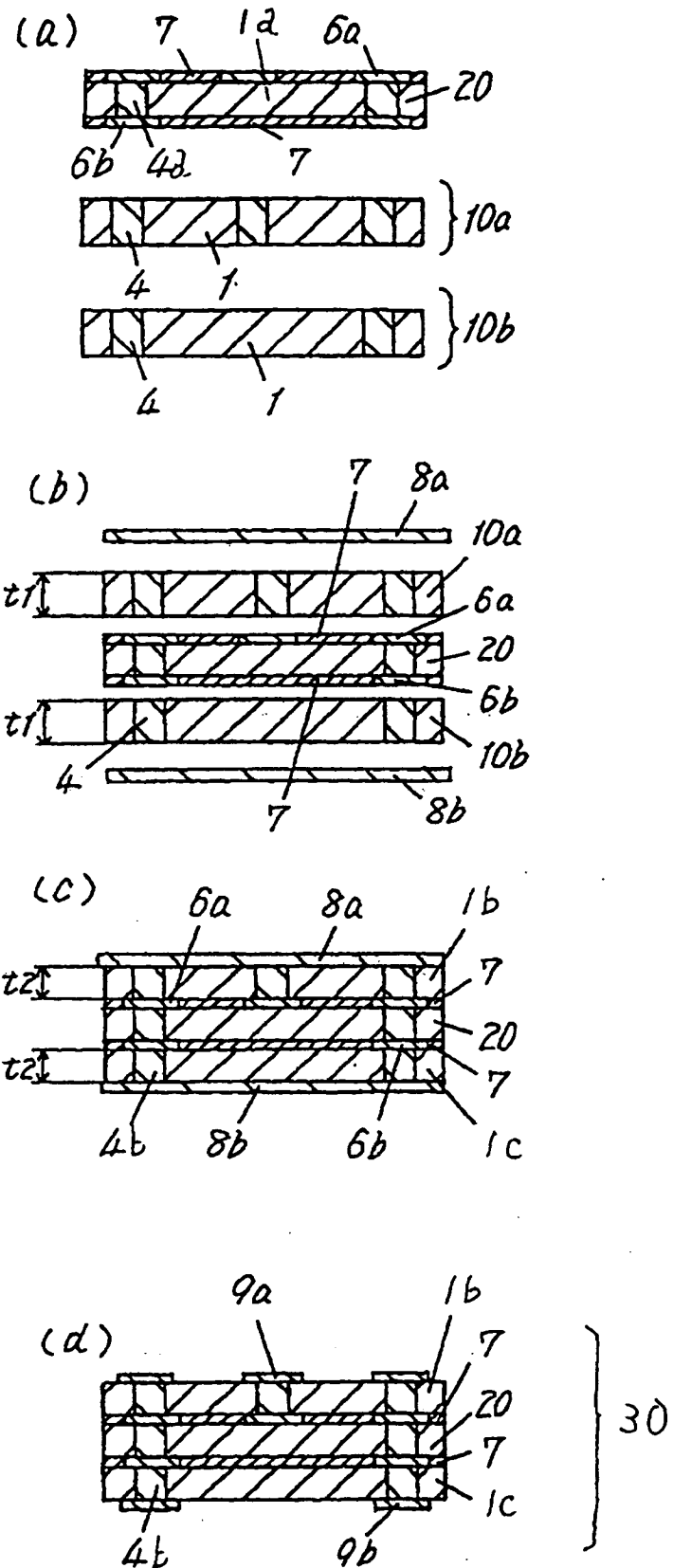


图 2

01.07.02

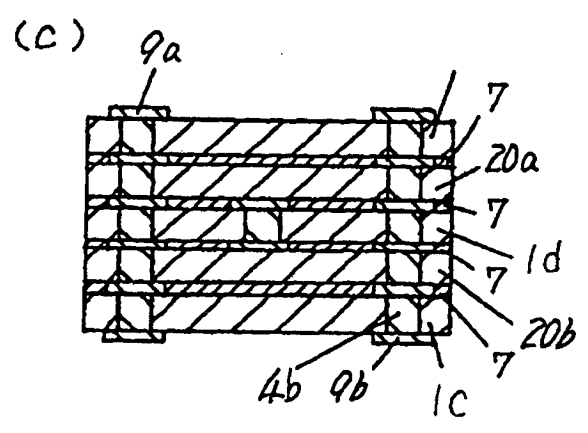
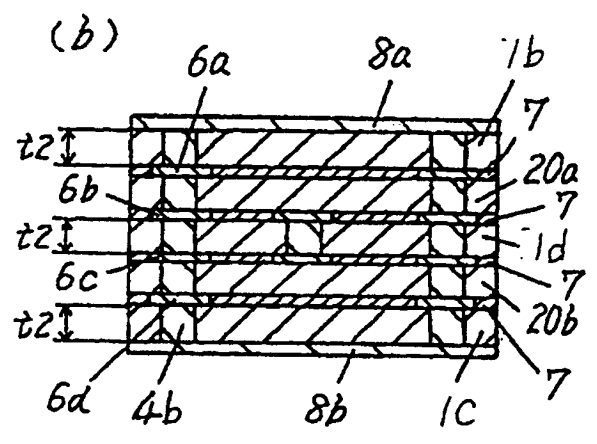
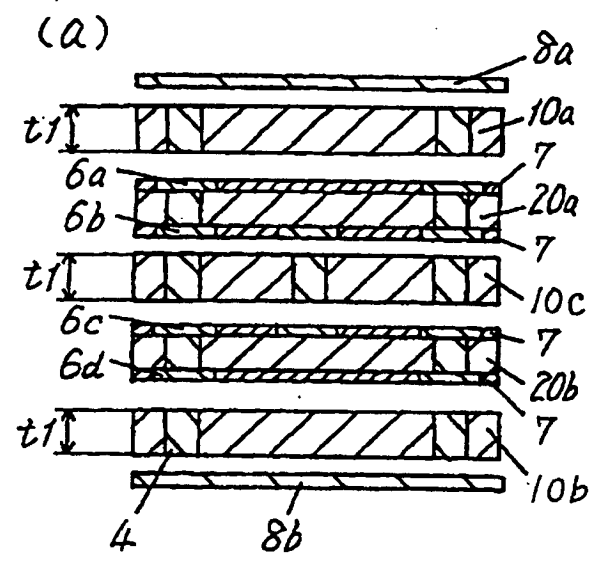


图 3

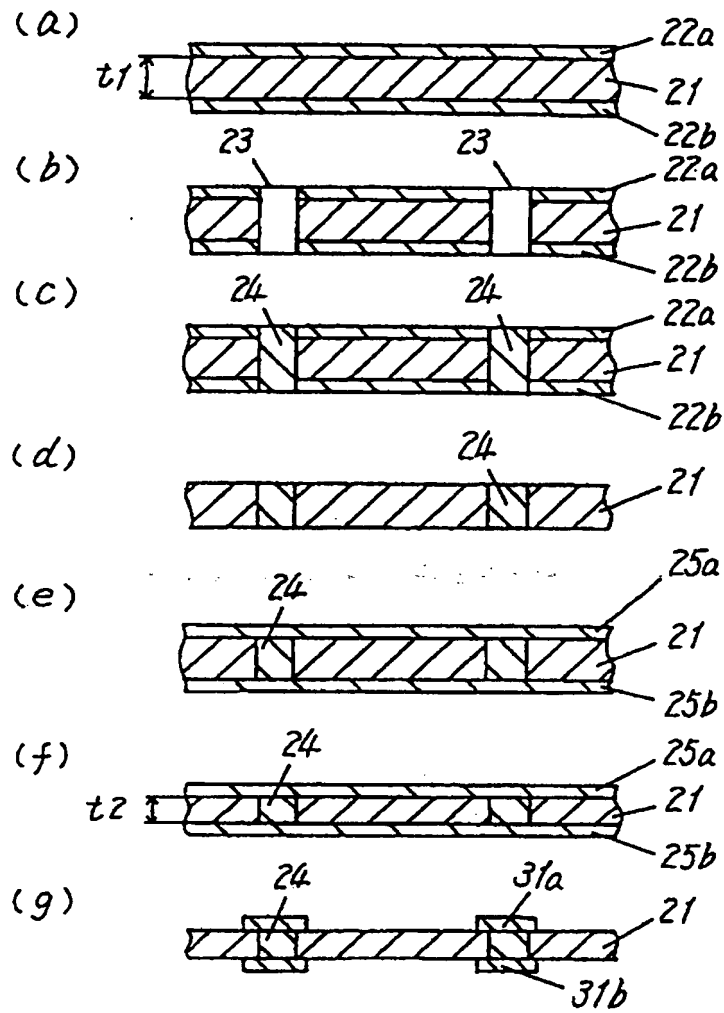


图 4

01.07.02

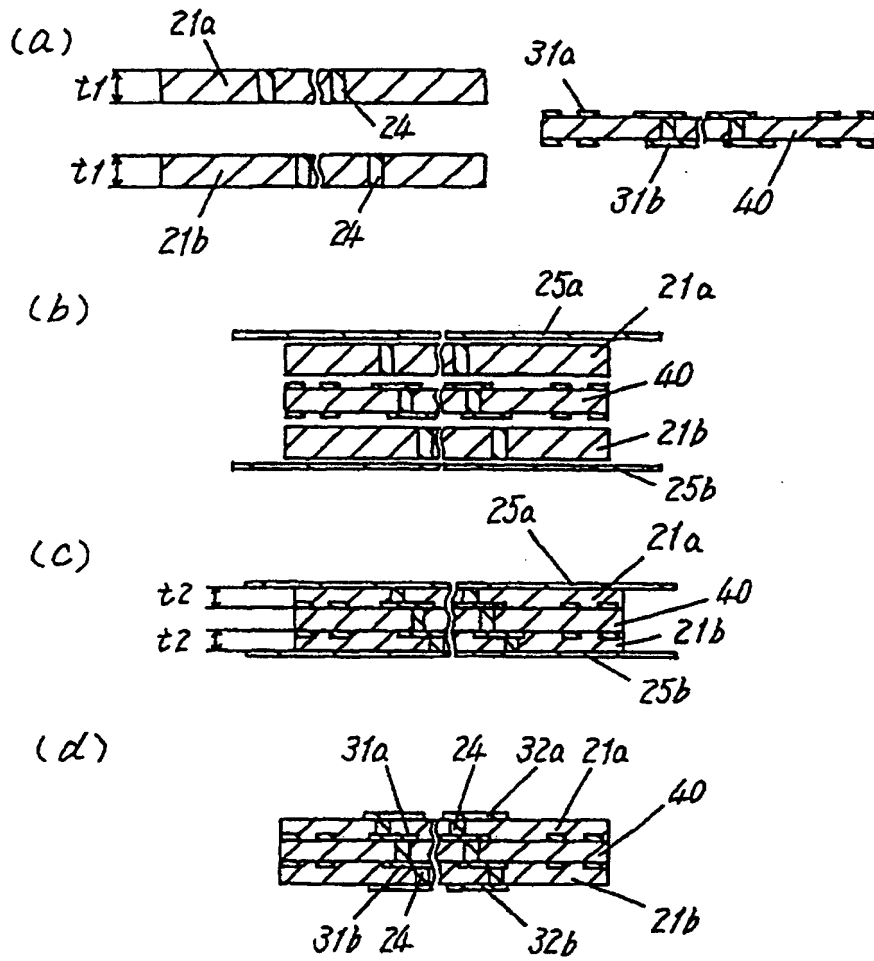


图 5

01.07.02

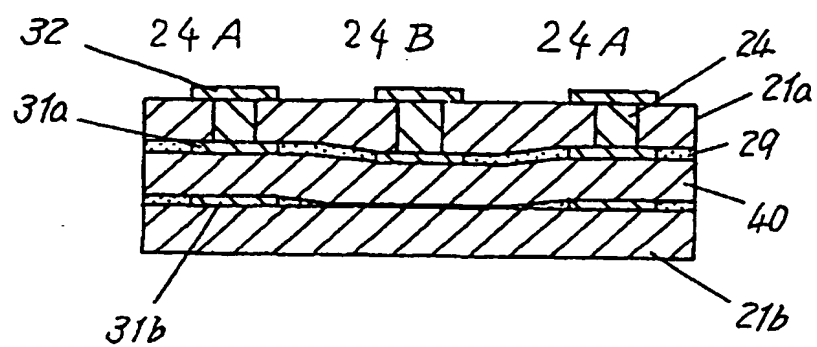


图 6

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)